

رتبه اول پژوهش‌های کاربردی



عنوان طرح: تحلیل و طراحی معماری‌های کارآ با توان مصرفی پایین مبتنی بر شبکه بر تراشه
پژوهشگر: دکتر نادر باقرزاده
کشور: ایران (ایرانی مقیم آمریکا)
رشته: مهندسی کامپیوتر
مؤسسه علمی: دانشگاه کالیفرنیا- ابروین

چکیده طرح:

با افزایش تعداد هسته‌های پردازشی در سیستم بر روی تراشه (SOC)، استفاده از تکنیک‌های مشابه قدیمی بر مبنای معماری گذرگاه مرکزی در پیاده‌سازی سیستم بر روی تراشه‌های نسل بعدی بسیار مشکل‌تر خواهد شد.

سیم‌های طولانی درون گذرگاه مرکزی، برای انتقال داده‌ها بر روی تراشه تاخیر سیمی بالایی (چندین پالس ساعت) را تحمیل می‌کنند. تاخیر و توان مصرفی این طراحی‌های مبتنی بر سیستم بر روی تراشه، در سیستم‌های نهفته و ماشین‌های با کارایی بالا (سوپر کامپیوترها) قابل قبول نیست. در این طرح به بررسی مفهوم شبکه بر روی تراشه (NOC) برای طراحی نسل آینده سیستم بر روی تراشه‌ها پرداخته شده است. مسیریاب‌های جدید کارآمدی برای مدیریت بسته‌های اطلاعاتی طراحی شده است که شامل ابداع الگوریتم‌های نگاشت، زمان‌بندی برای اجرای کارها بر روی چندین هسته و معرفی روش‌های جدید مدل کردن برای ارزیابی رفتار شبکه بر روی تراشه در حین اجرای برنامه‌های حقیقی می‌شود. همچنین تمهیداتی برای گسترش کارهای انجام شده بر روی شبکه بر تراشه‌های سه بعدی صورت گرفته است.

زندگی‌نامه:

دکتر باقرزاده استاد مهندسی کامپیوتر در دانشکده مهندسی برق و علوم کامپیوتر در دانشگاه کالیفرنیا ابروین است، جایی که او به عنوان رئیس دانشکده در سال‌های ۱۹۹۸-۲۰۰۳ خدمت کرده است. ایشان در تحقیق و توسعه در زمینه‌های: معماری کامپیوتر، محاسبات پیکر بندی مجدد، طراحی تراشه VLSI، شبکه بر روی تراشه، تراشه‌های سه بعدی، شبکه‌های حسگر و گرافیک کامپوتری مشغول به فعالیت است. دکتر باقرزاده بیش از دویست مقاله در مجلات و کنفرانس‌های بین‌المللی منتشر کرده است. او در بیست سال گذشته تعداد زیادی از دانشجویان در طراحی نرم افزار و سیستم‌های کامپیوتری را آموزش داده است.

